

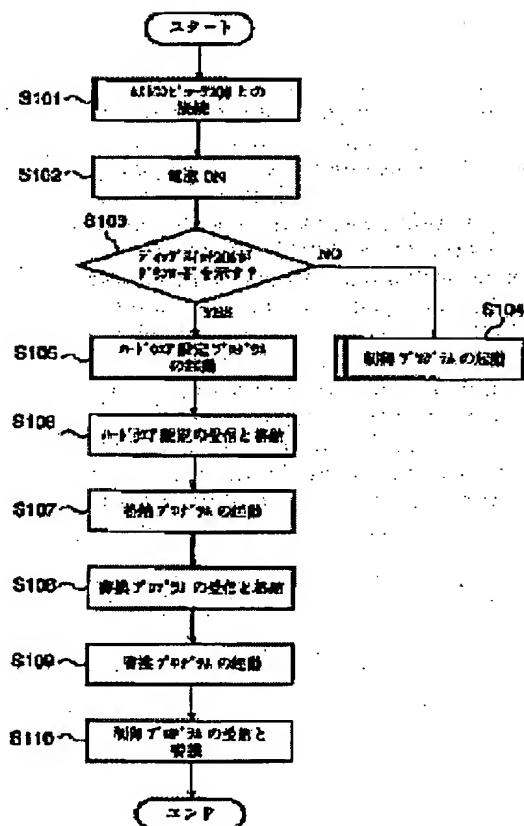
INFORMATION PROCESSOR, AND CONTROL PROGRAM UPDATING METHOD OF INFORMATION PROCESSOR

Patent number: JP2000148466
 Publication date: 2000-05-30
 Inventor: MUTO TAKESHI
 Applicant: CANON INC
 Classification:
 - international: G06F9/06
 - european:
 Application number: JP19980313617 19981104
 Priority number(s):

Abstract of JP2000148466

PROBLEM TO BE SOLVED: To provide a device which can modify the control program of the information processor without developing a dedicated program even if hardware constitution not in program allocation addresses is altered between different kind or identical kind of machines.

SOLUTION: Hardware setting program is held on this device (S105), and hardware setting data are received from another device to set the hardware of this device according to the received hardware setting data (S106); when a rewriting program for the control program is received next (S108), the received rewriting program is executed (S109) to receive a new control program from outside and the received control program is rewritten into a new control program to be run on this device (S110).



Data supplied from the esp@cenet database - Worldwide

プログラムを記憶する第1の記憶手段と、格納プログラムを記憶する第2の記憶手段と、制御プログラムを記憶する第3の記憶手段と、前記第1の記憶手段に記憶されている格納プログラムを実行し、前記入手段によって入力された格納プログラムデータを前記第2の記憶手段に格納する格納手段と、前記第2の記憶手段に記憶されている格納プログラムを実行し、前記第3の記憶手段に記憶されている制御プログラムを前記入手段によって入力されたデータに書き換える格納手段とからなる情報処理装置において、ハードウェア設定プログラムを記憶する第4の記憶手段と、前記第4の記憶手段に記憶されている前記ハードウェア設定プログラムを実行することにより、前記入手段によって入力されたハードウェア設定データを記憶するハードウェア設定手段とを備えることを特徴とする。

【0011】そして例えば、前記第3の記憶手段と前記第4の記憶手段とは同じメモリ資源であり、いずれか一方の記憶手段として使用可能であることを特徴とする。

【0012】また例えば、前記格納手段は、前記ハードウェア設定手段を兼ねることと特徴とする。

【0013】更に例えば、外部より格納プログラムを受信した場合に、受信した格納プログラムを実行することによって外部より新しい制御プログラムを受信し、受信した制御プログラムを自身で実行する新しい制御プログラムに書き換えると共に、更に外部よりハードウェア設定データを受信し、受信したハードウェア設定データに基づいて自身のハードウェア設定を行なうことを特徴とする。

【0014】
【発明の実施の形態】以下、図面を参照して本発明に係る一発明の実施の形態を詳細に説明する。

【0015】(第1の実施の形態) 本発明に係る第1の実施の形態を図面を参照して詳細に説明する。図1は本発明に係る第1の実施の形態の情報処理装置の構成を示すブロック図であり、後述する制御プログラム更新方法による制御プログラムの更新を行なう。

【0016】図1に示す本実施の形態の情報処理装置の主要部は、本実施の形態の装置全体の制御を司るCPU 201、ROM 202、制御プログラム(通常動作プログラム)が記憶されるフラッシュメモリ203、外部装置(ホストコンピュータ) 208より格納プログラムを受信するディップスイッチ206、CPU 201での処理権限を入力あるいは出力可能な入出力部204等で構成されている。

【0017】CPU 201とディップスイッチ206は、信号線で結ばれており、ディップスイッチ206が例えば

はダウンロード動作モードに設定されている場合には、電源投入後、CPU 201はEPROM 209に記憶されているハードウェア設定プログラムを起動する。そして、制御プログラム更新処理を実行する。

【0018】一方、ディップスイッチ206が通常動作モードに設定されている場合には、電源投入後、CPU 201はフラッシュメモリ203に記憶されている制御プログラムを起動する。そして公知の動作モードによる動作を行なう。

【0019】又、CPU 201は、データ入力部204を介してホストコンピュータ208との間の情報の授受が可能に構成されている。データ入力部204とホストコンピュータ208間の通信プロトコルは、一般的なコンピュータ間通信プロトコルを用いることができる。このコンピュータ間通信プロトコルは公知のプロトコルを採用できるため詳細説明は省略する。

【0020】また、入出力部205は例えば本実施の例装置が印刷装置である場合にはプリンタ部、本実施の例装置が複写装置である場合にはリーダー部及びプリンタ部等で構成される。

【0021】以上の構成を備える本実施の形態の装置の、ディップスイッチ206がダウンロード動作モードに設定されている場合における制御プログラム更新処理を以下に説明する。図2は本実施の形態の制御を示すフローチャートである。

【0022】本実施の形態の図1に示す情報処理装置において、制御プログラム更新処理を実行しようとする時には、まずステップS101でデータ入力部204とホストコンピュータ208間をハードウェア的に接続する。即ち、接続ケーブル等により本実施の形態の装置とホストコンピュータ208と接続する。あるいは、接続されていることを確認する。

【0023】そしてステップS102に示すように装置に電源を投入する。本実施の形態の装置は、電源が入るとまずステップS103で最初にディップスイッチ206の設定を調べる。そして、ディップスイッチ206がダウンロード動作モードに設定されているか否かを調べ、ディップスイッチ206がダウンロード動作モードに設定されていない場合にはステップS104に進み、ディップスイッチ206の設定に従った動作モードでの動作を行なう。例えば、ディップスイッチ206が通常動作モードに設定されている場合には、CPU 201はフラッシュメモリ203に記憶されている制御プログラムを起動する。

【0024】一方、ステップS103において、ディップスイッチ206がダウンロード動作モードに設定されている場合にはステップS105以下の処理を行なう。まずステップS105において、CPU 201はEEPROM 209に記憶されているハードウェア設定プログラムを起動する。ハードウェア設定プログラムが起動さ

れると、ホストコンピュータ208からハードウェア設定データを受信する状態になる。

【0025】以後、ホストコンピュータ208が操作されて、本実施の形態の装置に対してハードウェア設定データが送信される。従って、本実施の形態の装置では、続くステップS106でホストコンピュータ208より送られてくるハードウェア設定データをデータ入力部204を介して受信する。

【0026】この時、ホストコンピュータ208より送られてくるハードウェア設定データには、RAM 202のハードウェア設定データを格納すべきアドレス情報が付加されているものとする。従ってCPU 201は、データ入力部204で受信したハードウェア設定データを付加されたアドレス情報で指定されたRAM 202のアドレスに順次格納していく。

【0027】RAM 202の設定データを格納すべきアドレス情報が付加されることにより、他機種間や同じ機種においてハードウェア構成が変更になった場合にも、ハードウェア設定プログラムを変更することなしにハードウェア設定データをRAM 202の所望のアドレスに格納することができる。

【0028】上記ハードウェア設定データの指定されたRAM 202のアドレスへの格納ステップが終了するとステップS107の処理に進み、CPU 201はEEPROM 205に記憶されている格納プログラムを起動し、ホストコンピュータ208から格納プログラムを受信する。格納プログラムを受信可能な状態とする。

【0029】この時、格納プログラムにはRAM 202への格納場所を示すアドレス情報が付加されるものとする。RAM 202のアドレス情報が付加されることにより、他機種間や同じ機種でもハードウェア構成が変更になった場合にも、格納プログラムを変更することなしにRAM 202に格納プログラムを格納できる。

【0030】ホストコンピュータ208が操作されて、格納プログラムが送信されると、CPU 201はステップS108の処理に移行し、ホストコンピュータ208から送られてくる格納プログラムをデータ入力部204で受信する。そしてCPU 201は、受信した格納プログラムを付加されたアドレス情報で指定されたRAM 202のアドレスに順次格納していく。

【0031】格納プログラムを受信と格納が終了するとステップS109の処理に移行し、CPU 201はRAM 202に格納された格納プログラムを起動してホストコンピュータ208から制御プログラムを受信可能な状態とする。ホストコンピュータ208が操作されて、制御プログラムが送信されるとステップS110の処理に移行し、ホストコンピュータ208から送られてくる制御プログラムをデータ入力部204で受信する。

【0032】この時、制御プログラムにはフラッシュメモリ203のアドレス情報が付加されるものとする。フ

ラッシュメモリ203のアドレス情報が付加されることにより、他機種間や同じ機種でもハードウェア構成が変更になった場合にも、格納プログラムを変更することなしにフラッシュメモリ203上の制御プログラムが書き換えることができる。

【0033】そして、CPU 201は付加されたアドレス情報に基づき、書き換えられるフラッシュメモリ203上のエリアを特定し、同エリアを消去する。消去終了後、CPU 201はデータ入力部204で受信した制御プログラムデータを付加されたアドレス情報に基づきフラッシュメモリ203に格納する。

【0034】以上説明したように本実施の形態の装置によれば、他機種間や同じ機種でプログラムが別付帯以外のハードウェア構成が変更になった場合であっても、本実施の形態の装置の制御プログラムをハードウェア構成の形態の情報処理装置に組み込まれるダウンロード用の制御プログラムやホストコンピュータ上で動作するダウンロード用アプリケーションプログラムをそのまま流用することができ、専用のプログラムを開発することなく情報処理装置の制御プログラムを変更することができ、更新の手間が向上する。

【0035】(第2の実施の形態) 以上に説明した第1の実施の形態の装置は、ハードウェア設定プログラムをEPROM 209に記憶し、格納プログラムをEPROM 205に記憶する例について説明した。しかし、本発明は以上の例に限られるものではなく、EPROM 205に記憶されている格納プログラムにハードウェア設定プログラムの機能を持たせることにより、EPROM 209を省略することができる。

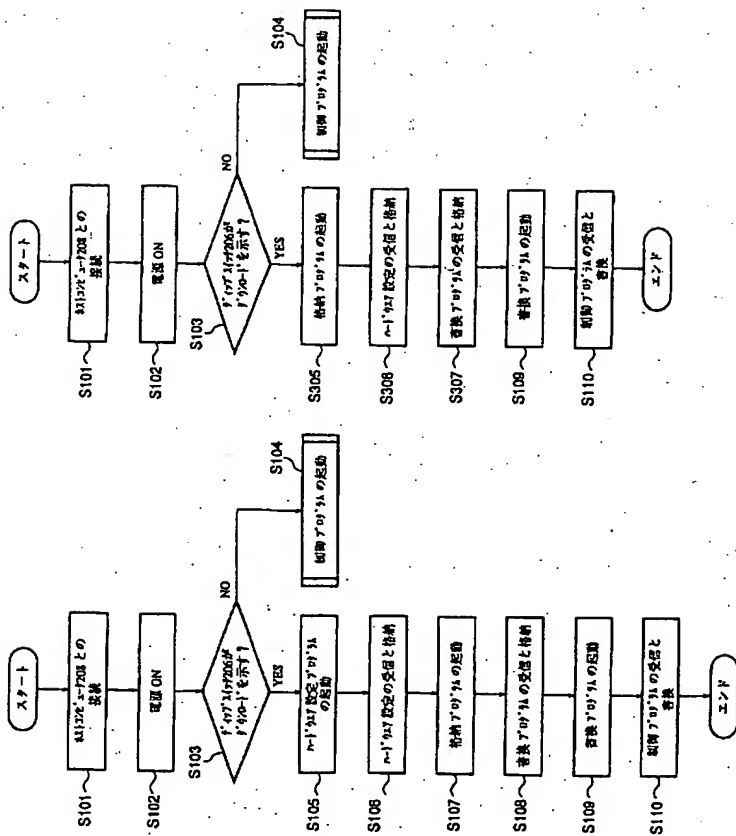
【0036】このように構成した本発明に係る第2の実施の形態を図3及び図4を参照して以下説明する。図3は本発明に係る第2の実施の形態の情報処理装置の構成を示すブロック図、図4は第2の実施の形態の制御を示すフローチャートである。第2の実施の形態において、上述した第1の実施の形態の装置の構成と同一構成を示す部分については同一番号を付し詳細説明を省略する。

【0037】図3において、上述した第1の実施の形態の装置と異なるのは、ハードウェア設定プログラムを記憶するEPROM 209が省略され、EPROM 205に記憶されている格納プログラムにハードウェア設定プログラムの機能を持たせている点にある。この点で、両実施の形態は異なる。

【0038】次に、以上の構成を備える第2の実施の形態の装置の、ディップスイッチ206がダウンロード動作モードに設定されている場合における制御プログラム更新処理を以下に説明する。

【0039】第2の実施の形態の図3に示す情報処理装置において、制御プログラム更新処理を実行しようとする時には、まずステップS101でデータ入力部204とホストコンピュータ208間をハードウェア的に接続する。あるいは、接続されていることを確認する。

【図4】



【図3】

